PATENT ABSTRACTS OF JAPAN

(11)Publication number:

09-098147

(43)Date of publication of application: 08.04.1997

(51)Int.CI.

H04J 11/00 H04L 27/36

(21)Application number: 07-252215

(71)Applicant:

VICTOR CO OF JAPAN LTD

(22)Date of filing:

29.09.1995

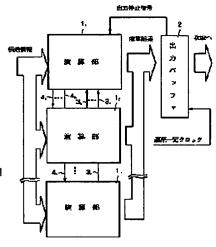
(72)Inventor:

KANEKO KEIICHI

(54) FREQUENCY DIVIDED MULTIPLEX SIGNAL GENERATOR

(57)Abstract:

PROBLEM TO BE SOLVED: To make transmission equipment provided with a power source compact and light in weight by selectively outputting the arithmetic result from an arithmetic part and frequency allocation information peculiar to that arithmetic part to an output buffer. SOLUTION: Among arithmetic parts I1-In, the arithmetic parts I2-In have functions of outputting peak values of an I signal as their own IDFT arithmetic results to the arithmetic part I1 for each symbol of a Q signal and the arithmetic part I1 also has a function of detecting a peak value for each its own symbol. Further, the arithmetic part I1 selects the minimum peak value out of the peak values of all the arithmetic parts I1-In for each symbol. When an output stop signal inputted from an output buffer 2 is inactive, an arithmetic result transmit signal 4m is immediately supplied to the arithmetic part Im, that reports the minimum peak value, and that signal is outputted to the buffer 2. Then, the stored quantity of the buffer is increased and when that quantity gets more than a prescribed value, the output stop signal is made true. Thus, since the stored quantity of the buffer 2 is decreased, when its value decreases less than a prescribed value, the output stop signal is made inactive.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

28.09.2001

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平9-98147

(43)公開日 平成9年(1997)4月8日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	•	技術表示箇所
H 0 4 J 11/00			H 0 4 J 11/00	Z	
H04L 27/36			H04L 27/00	F	

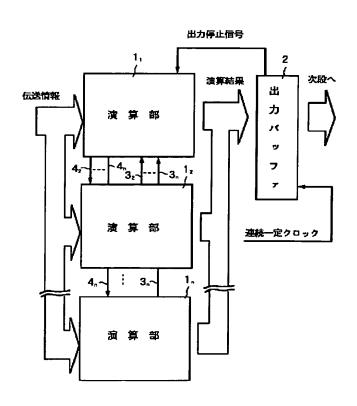
		審査請求	未請求 請求項の数7 OL (全 8 頁)
(21)出願番号	特顧平7-252215	(71)出顧人	000004329 日本ピクター株式会社
(22)出願日	平成7年(1995)9月29日		神奈川県横浜市神奈川区守屋町3丁目12番地
	>	(72)発明者	金子 敬一 神奈川県横浜市神奈川区守屋町 3 丁目12番 地 日本ピクター株式会社内
		(74)代理人	弁理士 松浦 兼行
·			•

(54) 【発明の名称】 周波数分割多重信号生成装置

(57) 【要約】

【課題】 多数の情報搬送波を合成してできるOFDM 信号に対し、特に瞬間的に生じるピーク電力に対する対策を施していないため、まれに大電力が発生されることがある。

【解決手段】 演算部 $1_1 \sim 1_n$ はDSPにより具現化され、図示しない外部システムから伝送情報信号が複数の入力端子に供給され、また伝送モード信号が特定の入力端子に供給され、IDFT演算をそれぞれ予め割り当てられた異なる周波数割当で別々に同時に行う。演算部 1_1 は、すべての演算部 $1_1 \sim 1_n$ のシンボル毎のピーク値の中から最小のものを選択し、出力バッファ 2 より入力される出力停止信号が"真"であるときには、"偽"になるまで待った後、最小のピーク値を通知した演算部 1_m に対して(1_1 自身であれば 1_1 に対して)演算結果送出信号 4_m を供給し、演算部 1_m の演算結果を出力バッファ 2 へ出力させる。



【特許請求の範囲】

【請求項1】 それぞれの複数の入力端子に並列に入力された伝送情報信号とそれぞれの特定の入力端子に並列に入力された伝送モード信号に対し、逆離散的フーリエ変換演算して入力信号に対する互いに周波数割当が異なる同相信号と直交信号とを生成して自己の周波数割当情報と共に出力すると共に、生成した前記同相信号及び直交信号のシンボル毎のピーク値を検出する機能を有する複数の演算部と、

前記複数の演算部のうち選択された一の演算部からの出力演算結果を一時蓄積して周波数分割多重信号を連続して読み出す出力バッファとを有する周波数分割多重信号 生成装置であって、

前記複数の演算部のうちの所定の一の演算部は、自身を 含め前記複数の演算部のすべてからそれぞれの各シンボ ル毎の演算結果のピーク値が入力され、そのうち所定値 以下のピーク値の演算結果を通知した、いずれか一の演 算部からその演算結果とその演算部に固有の周波数割当 情報を前記出力バッファへ選択出力させることを特徴と する周波数分割多重信号生成装置。

【請求項2】 前記出力バッファは、1シンボル以上の蓄積量を有し、蓄積量が所定値以上のときに"真"の出力停止信号を発生して前記複数の演算部のうちの所定の一の演算部に供給する機能を有し、前記所定の一の演算部は、すべての前記複数の演算部から通知されたピーク値をそれぞれ比較して最小のピーク値を通知した一の演算部に対して、前記出力停止信号が"偽"であれば直ちに、"真"であれば"偽"になるまで待った後、前記最小のピーク値を通知した一の演算部へ演算結果送出信号を供給して、その演算結果を送出させる機能を有することを特徴とする請求項1記載の周波数分割多重信号生成装置。

【請求項3】 前記複数の演算部のそれぞれは、前記自己に固有の周波数割当情報を前記伝送モード信号に挿入して特定の搬送波で伝送するように逆離散的フーリエ変換することを特徴とする請求項1又は2記載の周波数分割多重信号生成装置。

【請求項4】 前記複数の演算部のうち1番目の演算部は入力伝送情報信号をそのまま周波数割り当てし、k番目(kは2以上で演算部の総数以下の自然数)の演算部は入力伝送情報信号を、(k-1)番目の演算部に入力される同じ入力伝送情報信号よりも所定量ずらして周波数割り当てすることを特徴とする請求項1又は2記載の周波数分割多重信号生成装置。

【請求項5】 前記複数の演算部のうち1番目の演算部は入力伝送情報信号をそのまま周波数割り当てし、k番目(kは2以上で演算部の総数以下の自然数)の演算部は入力伝送情報信号の実数部及び虚数部の一方を、(k-1)番目の演算部に入力される同じ入力伝送情報信号の実数部及び虚数部の一方よりも所定量ずらして周波数

割り当てすることを特徴とする請求項1又は2記載の周 波数分割多重信号生成装置。

【請求項6】 前記複数の演算部のうち1番目の演算部は入力伝送情報信号をそのまま周波数割り当てし、k番目(kは2以上で演算部の総数以下の自然数)の演算部は入力伝送情報信号の実数部及び虚数部のそれぞれを、

(k-1)番目の演算部に入力される同じ入力伝送情報信号の実数部及び虚数部のそれぞれよりも相対的に反対方向に所定量ずらして周波数割り当てすることを特徴とする請求項1又は2記載の周波数分割多重信号生成装置。

【請求項7】 前記所定の一の演算部は、前記出力停止信号に代えて出力バッファが1シンボル分のデータを読み出す毎に発生する読み出し完了信号に基づいて、前記最小のピーク値を通知した一の演算部の演算結果を送出させる機能を有することを特徴とする請求項2記載の周波数分割多重信号生成装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は周波数分割多重信号生成装置に係り、特に符号化されたディジタル映像信号などを限られた周波数帯域の直交周波数分割多重(OFDM:OrthogonalFrequency Division Multiplex)信号に変換して送受信する周波数分割多重信号の生成装置に関する。

[0002]

【従来の技術】符号化されたディジタル映像信号などを限られた周波数帯域で伝送する方式の一つとして、256直交振幅変調(QAM: Quadrature Amplitude Modulation)などの多値変調されたディジタル情報を多数の搬送波を用いてOFDM信号として伝送するOFDM方式が、マルチパスに強い、妨害を受けにくい、周波数利用効率が比較的良いなど特長から従来より知られている。このOFDM方式は多数の搬送波を直交して配置し、各々の搬送波で独立したディジタル情報を伝送する方式である。なお、「搬送波が直交している」とは、隣接する搬送波のスペクトラムが当該搬送波の周波数位置で零になることを意味する。

【0003】このOFDM方式によれば、ガードバンド期間(ガードインターバル)を設定し、その期間の情報を重複して伝送するようにしているため、電波のマルチパスにより生ずる伝送歪みを軽減できる。すなわち、このOFDM信号の受信は、シンボル期間内に伝送される信号の振幅、位相変調成分を検出し、これらのレベルにより情報の値を復号するものであるから、最初のガードインターバル期間の信号を除いて復号することにより、同一シンボル区間のマルチパス信号と、受信すべき信号の周波数成分は同一であるため、比較的狭い周波数帯域で、伝送歪みの少ない復号ディジタルデータを伝送できる。

[0004]

【発明が解決しようとする課題】しかるに、上記のOFDM信号を生成する従来の周波数分割多重信号生成装置では、多数の情報搬送波を合成してできるOFDM信号に対し、特に瞬間的に生じるピーク電力に対する対策を施していないため、まれに大電力が発生されることがある。例えば、256個の情報搬送波を用いるOFDM信号の電力は、1情報搬送波電力の256倍の合成した平均電力であるため、仮に全情報搬送波の最大振幅電圧値が一致して発生させられた場合は、一本の搬送波の256倍の伝送電力(又は、D/A変換器、A/D変換器のダイナミックレンジ、アナログ系のリニアリティ等)が要求される。逆に言うと、その分搬送波一本あたりの信号対雑音比(S/N)が低下してしまう。

【0005】上記の全搬送波の位相が一致する確率は非常に小さく、実際には殆ど発生しないが、平均電力値は余裕をもった低い値に設定し、送信電力装置も平均電力10~20倍程度の余裕をもった大きな出力信号を発生させられるものを用い、まれに生じる大電力信号に対しても飽和させないで送信できるように考慮していた。このため、従来の周波数分割多重信号発生装置は装置全体が高価で大型化するという問題がある。

【0006】本発明は上記の点に鑑みてなされたもので、発生する周波数分割多重信号のピーク電力を小さくすることにより、送信装置の小型・軽量化を送信装置の電源装置も含めて実現し得る周波数分割多重信号生成装置を提供することを目的とする。

[0007]

【課題を解決するための手段】上記の目的を達成するた め、本発明の周波数分割多重信号生成装置は、それぞれ の複数の入力端子に並列に入力された伝送情報信号とそ れぞれの特定の入力端子に並列に入力された伝送モード 信号に対し、逆離散的フーリエ変換演算して入力信号に 対する互いに周波数割当が異なる同相信号と直交信号と を生成して自己の周波数割当情報と共に出力すると共 に、生成した同相信号及び直交信号のシンボル毎のピー ク値を検出する機能を有する複数の演算部と、複数の演 算部のうち選択された一の演算部からの出力演算結果を 一時蓄積して周波数分割多重信号を連続して読み出す出 力バッファとを有する周波数分割多重信号生成装置であ って、複数の演算部のうちの所定の一の演算部は、自身 を含め複数の演算部のすべてからそれぞれの各シンボル 毎の演算結果のピーク値が入力され、そのうち所定値以 下のピーク値の演算結果を通知した、いずれか一の演算 部からその演算結果とその演算部に固有の周波数割当情 報を出力バッファへ選択出力させる構成としたものであ

【0008】また、本発明の周波数分割多重信号生成装置は、出力バッファを、1シンボル以上の蓄積量を有し、蓄積量が所定値以上のときに"真"の出力停止信号

を発生して複数の演算部のうちの所定の一の演算部に供給する機能を有する構成とし、所定の一の演算部は、すべての複数の演算部から通知されたピーク値をそれぞれ比較して最小のピーク値を通知した一の演算部に対して、出力停止信号が"偽"であれば直ちに、"真"であれば"偽"になるまで待った後、最小のピーク値を通知した一の演算部へ演算結果送出信号を供給して、その演算結果を送出させる機能を有することを特徴とする。

【0009】ここで、上記の複数の演算部の周波数割当は、入力伝送情報信号を複数の演算部相互間で互いに所定量ずらせたり、入力伝送情報信号の実数部及び虚数部の一方を所定量互いにずらせたり、入力伝送情報信号の実数部及び虚数部をそれぞれ互いに反対方向に所定量ずらせたりすることにより行う。

【0010】本発明では、上記のように、複数の演算部のそれぞれが入力伝送情報に対して互いに異なる周波数割当で並列に逆離散的フーリエ変換演算し、それらの演算結果の中からピーク値が所定量以下の任意の演算結果、あるいは最もピーク値が小さい演算結果を出力するようにしているため、各搬送波の位相が揃ってしまうことによる最大ピーク値の発生を大幅に低減できる。

【0011】上記の演算時間と伝送速度の関係は、例えば1シンボルの伝送時間が2.5msであったとすると、伝送速度としては2.5msで1シンボルを伝送し、これは一定値で変らない。一方、演算部の演算時間は2.5msよりも多少速い時間で演算を終了し、前のシンボルの伝送の終了を待つようにする。ここで、演算部を仮に単一として演算結果のピーク値が所定値以上となった場合、周波数割当を変更して再度同じ演算を行ってもよいが、その場合は、演算速度が高速な演算部を必要とし、高価となる。本発明のように、低速な演算部を複数備えた方がコスト的に有利である。

[0012]

【発明の実施の形態】次に、本発明の実施の形態について図面と共に説明する。まず、本発明の周波数分割多重信号生成装置について説明する前に、本発明の周波数分割多重信号生成装置が適用されるOFDM信号の送信装置の概要について説明する。ここでは、256本の搬送波で伝送情報をOFDM信号として送信する。また、後段のアナログ信号系の設計を容易にするために、2倍オーバーサンブリングを使用し、512ポイントの逆離散フーリエ変換(IDFT)演算を実行し、OFDM信号を発生させるものとする。

【0013】この送信装置では、例えばカラー動画像符号化表示方式であるMPEG方式などの符号化方式で圧縮されたディジタル映像信号や音声信号などの伝送すべきディジタルデータを演算部に供給する。この演算部は入力ディジタルデータを逆離散フーリエ変換(IDF

- T) 演算して同相信号 (I信号) 及び直交信号 (Q信
- 号)を生成する。この演算部は所定の周波数帯域幅より

も高いサンブルクロック周波数で動作を行う。256本の搬送波で伝送情報を伝送する場合、2倍オーバーサンブリングを使用し、512ポイントのIDFT演算をして信号を発生させる。このときのIDFT演算部への入力割り当ては、入力周波数整列型で順番に番号をふると、次のようになる。

【0015】n=129~383 搬送波レベルを0とし、信号を発生させない。

【0016】n=384~511 搬送波を変調する情報信号が与えられる。

【0017】すなわち、IDFT演算部の入力端子数は実数部(R)信号用と虚数部(I)信号用とにそれぞれ512ずつあり、そのうち1番目(n=1)から127番目(n=127)までの計127個ずつと、385番目(n=385)から511番目(n=511)の計127個ずつの入力端子に情報信号が入力され、また、0番目(n=0)の入力端子には直流電圧(一定)が入力されて伝送する搬送波の中心周波数で伝送され、128番目(n=M/4)と384番目(n=3M/4)の入力端子には例えば、パイロット信号のための固定電圧が入力され、ナイキスト周波数の1/2倍の周波数である両端の周波数の搬送波で伝送される。

【0018】ここで、1番目から128番目までの計1 28個の入力端子の入力情報は中心搬送波周波数F0の 上側(高域側)の情報伝送用搬送波で伝送され、384 番目から511番目までの計128個の入力端子の入力情報は中心搬送波周波数の下側(低域側)の情報伝送用搬送波で伝送される。また、残りの129番目から383番目の入力端子には0が入力され(グランド電位とされ)、その部分の搬送波が発生しないようにされる(データ伝送には用いない)。

【0019】次に、本発明の実施の形態について説明するに、図1は本発明の一実施の形態のブロック図を示す。同図において、前記演算部に相当する演算部が 1_1 $\sim 1_n$ で示すようにn回路並列に設けられている。これら演算部 1_1 $\sim 1_n$ はディジタルシグナルプロセッサ (DSP) により具現化され、図示しない外部システムから伝送情報信号 (前記ディジタルデータなど) が複数の入力端子に供給され、また伝送モード信号が特定の入力端子に供給され、前記したIDFT演算をそれぞれ予め割り当てられた異なる周波数割当で別々に同時に行う。

【0020】すなわち、演算部 $1_1 \sim 1_n$ は外部システムからの伝送情報が8ビットずつ、"AB"、"CD"、"EF"、"GH"、... (各文字は4ビットの固まりを表す)の順に到来する場合、1番目から128番目の入力端子と384番目から511番目の実数部入力端子と虚数部入力端子にそれぞれ4ビットの信号が入力される。この場合の搬送波番号と実数部入力端子、虚数部入力端子のデータの割り当ては次のように所定量ずつずらした配置とする。

[0021]

【表1】

第2の痕算部12...... 第1の演算部1 搬送波番号 実数部 虚数部 実数部 虚数部 С 0キャリア Α В D 第258キャリア 0 0 0 0 0 0 第128キャリア 0 第384キャリア C D Е F 第 64キャリア Ε F G Н 0 0 0 第320キャリア 0 第192キャリア 0 0 0 0 第448キャリア G J Η Ι \mathbf{z} 第 最終キャリア Y Α В

更に、特定搬送波(キャリア)で受信側での振幅・位相 補正のための基準データや同期用データ等(伝送モードもこれらに含まれる)を挿入するので、これらに該当するところのデータは、後に他の搬送波に転送される。このとき、演算部 $1_1 \sim 1_n$ は伝送情報の前記周波数割当を示す周波数割当情報を、伝送モード信号を設定する特定の搬送波(この搬送波は、すべての演算部 $1_1 \sim 1_n$ に

おいて同一) に" x 1", " x 2", " x

【0022】上記の演算部 $1_1 \sim 1_n$ の IDF T演算結果 (I信号及びQ信号) は、1回のIDF T演算において

256個の入力情報が512点の時間軸信号(I信号及びQ信号)として、バースト的に発生されるのに対し、後段の回路では一定で連続的に信号処理を行う必要から、両者の時間的違いを調整するために、IDFT演算結果は出力バッファ2に一時蓄積される。

【0023】演算部11~1nのIDFT演算結果は、出 カバッファ 2 よりの出力停止信号と演算部 1 | よりの演 算結果送出信号の制御の下に出力バッファ 2 へ出力され る。ここで、出力バッファ2の蓄積量と出力停止信号と の関係について図2と共に説明する。出力バッファ2の バッファ蓄積量を図2(A)に示すように、空状態(エ ンプティ)、準空状態(オールモースト・エンプテ ィ)、半蓄積状態(ハーフ)、準満杯状態(オールモー スト・フル)、満杯状態(フル)に分けた場合、出力停 止信号は図2(B)に示すように、オールモースト・フ ル及びフルの状態にのみハイレベル (真)で、それ以外 の状態ではローレベル(偽)である。例えば、出力バッ ファ2はバッファ蓄積量をOFDM信号の約10シンボ ル分用意し、バッファ蓄積量が約9シンボル分以上にな ると、出力停止信号を真(オールモースト・フルの境 界)とする。

【0024】この出力停止信号は、出力バッファ2への書き込みクロックでカウントアップ、読み出しクロックでカウントダウンする、アップダウンカウンタで発生してもよく、また、それらの機能を有するFIFO-RAM(例えば、インテグレーテッド・デバイス・テクノロジー社製のIDT72245LB)等で発生してもよい。装置全体の伝送速度は、出力バッファ2の読み出しクロックで制御されており、よって、この信号により伝送データの生成が制御される。

【0025】また、演算部 1_1 ~ 1_n のうち演算部 1_2 ~ 1_n は自身の IDF T演算結果である I信号とQ信号のシンボル毎のピーク値を、演算部 1_1 へ図 1 に 3_2 ~ 3_n で示すように出力する機能を有し、演算部 1_1 も自身のシンボル毎のピーク値を検出する機能を有する。更に、演算部 1_1 はすべての演算部 1_1 ~ 1_n のシンボル毎のピーク値の中から最小のものを選択し、出力バッファ2 より入力される出力停止信号が"偽"(非アクティブ)であるときには、直ちに最小のピーク値を通知した演算部 1_m に対して(1_1 自身であれば 1_1 に対して)演算結果送出信号 4_m を供給し、その演算結果を出力バッファ2

へ出力させる。

【0026】すると、出力バッファ2のバッファ蓄積量 が増加していく。これにより、バッファ蓄積量が約9シ ンボル分以上になると、出力停止信号が真 (オールモー スト・フルの境界)とされる。また出力停止信号が" 真" (アクティブ) になると、すべての演算部 1 i ~ 1 n の演算結果出力が停止されるのに対し、出力バッファ 2 の蓄積情報は連続的に読み出されているので、バッファ 蓄積量が減少していく。その結果、出力バッファ2はバ ッファ蓄積量が所定値以下となった時点で出力停止信号 を"偽"とする従って、演算部11は、すべての演算部 11~1 nのシンボル毎のピーク値の中から最小のものを 選択し、出力バッファ2より入力される出力停止信号 が"真"であるときには、"偽"になるまで待った後、 最小のピーク値を通知した演算部1mに対して(11自身 であれば 1 1に対して) 演算結果送出信号 4 mを供給し、 演算部1mの演算結果を出力バッファ2へ出力させる。 以下、上記と同様の状態を繰り返す。

【0027】出力バッファ2から連続的に読み出された I信号及びQ信号は、直交変調手段により直交変調されて互いに周波数の異なる257波(正負128組の搬送波と中心搬送波一つ)の情報搬送波のそれぞれが256 QAM変調されたOFDM信号に変換された後、周波数変換器により送信周波数帯に周波数変換され、更に送信部で電力増幅等されてアンテナより放射される。

【0028】周波数分割多重信号受信装置においては、 直交復調及びDFT演算後、特定キャリアの伝送モード 信号から識別して周波数割当情報に従い、予め設定して ある周波数割当を補正し、DFT演算結果の復号を行 う。

【0029】なお、本発明は上記の実施の形態に限定されるものではなく、他の実施の形態も可能である。例えば、外部システムから演算部 1_1 ~ 1_n に入力される8ビット伝送情報が"AB"、"CD"、"EF"、"GH"、...、"YZ"の順で入力されるとき、伝送情報のIDFT演算に対する周波数割当を次のように、虚数部のみ所定量(例えば一つずつ)ずらすようにしてもよい。

【0030】 【表2】

	第1の演算	部1.	第2の旗	革部 1 g .	
搬送波番号	実数部 虚	数部	実数部 』	金数部	
第 0キャリア	Α	В	Α	D	
第256キャリア	0	0	0	0	
第128キャリア	0	0	0	0	
第384キャリア	С	D	С	F	
第 64キャリア	E	F	Ē	Н	
第320キャリア	0	0	0	0	
第192キャリア	0	0	0	0	
第448キャリア	G	H	G	J	,
	•				
第 最終キャリア	Y	Z	Y	В	

また、外部システムから演算部 $1_1 \sim 1_n$ に入力される 8 ビット伝送情報が" AB"、" CD"、" EF"、" GH"、...、" YZ"の順で入力されるとき、伝送情報の IDFT 演算に対する周波数割当を次のように、実

数部を正の方向に例えば一つずつ、虚数部を負の方向に 例えば一つずつずらすようにしてもよい。

[0031]

【表3】

第1の演算部1. 第2の演算部1』.....

	24-1-20	MAN-HA T	20 D 42 (14)	Set-Uh v S ·	
搬送波番号	実数部	虚数部	実数部	虚数部	
第 0キャリア	A	В	Y	D .	
第256キャリア	0	. 0	0	0	
第128キャリア	0	0	0	0	
第384キャリア	C	D	Α	\mathbf{F}	
第 64キャリア	E	F	С	Н	
第320キャリア	0	0	. 0	0	
第192キャリア	0	0	0	0	
第448キャリア	G	H	E	J	
第 最終キャリア	Y	\boldsymbol{z}	w	В	

更に、外部システムから演算部 $1_1 \sim 1_n$ に入力される 8 ビット伝送情報が" AB"、" CD"、" EF"、" GH"、. . . 、" YZ"の順で入力されるとき、伝送情報の IDFT 演算に対する周波数割当を次のように所定量 (例えば二つずつ) ずらすようにしてもよい。これは

IDFT演算の第一ステージをハードウェア化している場合都合がよい。

[0032]

【表4】

	第1の資	鎮算部 1 1	第2の抗	戴舞部 1 。	
搬送波番号	実数部	虚数部	実数部	虚数部	
第 0キャリア	Α	В	E	F	
第256キャリア	Α	В	E	F	
第128キャリア	C	D	G	Н	
第384キャリア	– C	$-\mathbf{D}$	- G	– H	
第 64キャリア	E	F	I	J	
第320キャリア	E	F	I	J	
第192キャリア	G	Н	K	L	
第448キャリア	– G	- H	- K	- L	

[0033]

【発明の効果】以上説明したように、本発明によれば、 複数の演算部のそれぞれが入力伝送情報に対して互いに 異なる周波数割当で並列に逆離散的フーリエ変換演算 し、それらの演算結果の中からピーク値が所定量以下の 任意の演算結果、あるいは最も1ピーク値が小さい演算 結果を出力することで、各搬送波の位相が揃ってしまう ことによる最大ピーク値の発生を大幅に低減でき、よっ て、演算速度が低速な安価な演算部を複数使用して、非常に低い確率で演算部より出力される周波数分割多重信号のピーク値を減少させることができる。

【0034】従って、本発明によれば、安価な演算部や安価な電気系(D/A変換器、A/D変換器のダイナミックレンジの適正化、増幅器等のリニアリティの適正化)で装置全体を構成できると共に、送信装置の小型・軽量化を送信装置の電源装置も含めて実現し得、また周波数分割多重信号のS/N向上(信頼性向上)が図れる

【図面の簡単な説明】

【図1】本発明の一実施の形態のブロック図である。 【図2】図1の出力バッファの出力信号の説明図である。

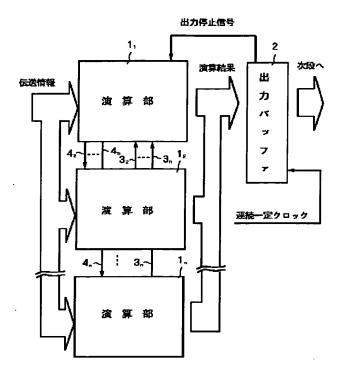
【符号の説明】

- 11 演算部 (所定の一の演算部)
- 12~1 n、1 m 演算部
- 2 出力バッファ
- 31~3n ピーク値通知信号
- 41~4n 演算結果送出信号

【図2】

(A) 書積量	EMPTY	ALMOST-EMPTY HALF	ALMOST-FULL	FULL
(B) 出力停止信号				

【図1】



This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

□ BLACK BORDERS
□ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
□ FADED TEXT OR DRAWING
□ BLURRED OR ILLEGIBLE TEXT OR DRAWING
□ SKEWED/SLANTED IMAGES
□ COLOR OR BLACK AND WHITE PHOTOGRAPHS
□ GRAY SCALE DOCUMENTS
□ LINES OR MARKS ON ORIGINAL DOCUMENT
□ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

IMAGES ARE BEST AVAILABLE COPY.

□ OTHER:

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.